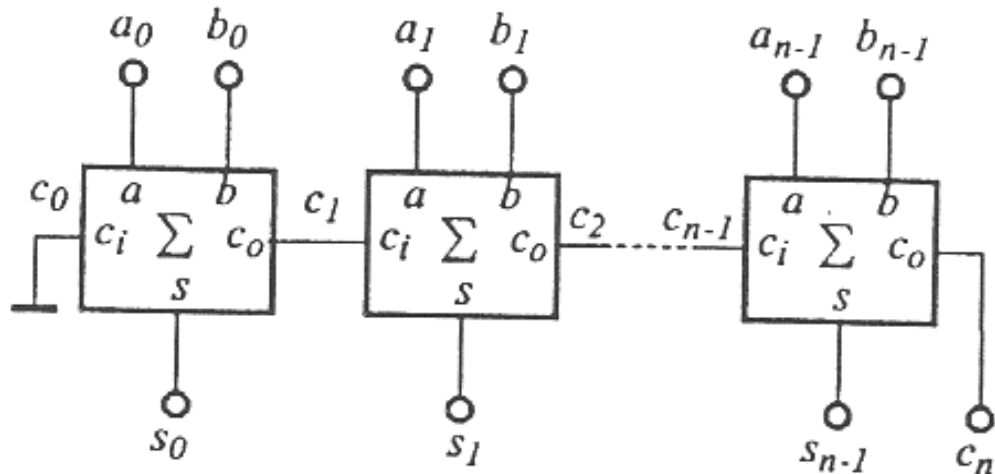


# ЦИФРОВА СХЕМОТЕХНИКА

ТЕМА 3: Комбинационни аритметични схеми. Цифрови суматори, цифрови компаратори, схеми за формиране на бит за контрол.

➤ Цифровият суматор е КАС, предназначена да извършва аритметично събиране на двоични числа. Към входовете на едно-разредния двоичен суматор освен едноименните разреди на двете числа ( $a_i$  и  $b_i$ ) постъпва и преносът ( $c_i$ ), формиран при сумиране на предходните разреди. В изходът на суматора се получават две изходни функции: за сумата ( $s_i$ ) и преносът ( $c_o$ ) към следващия разряд.

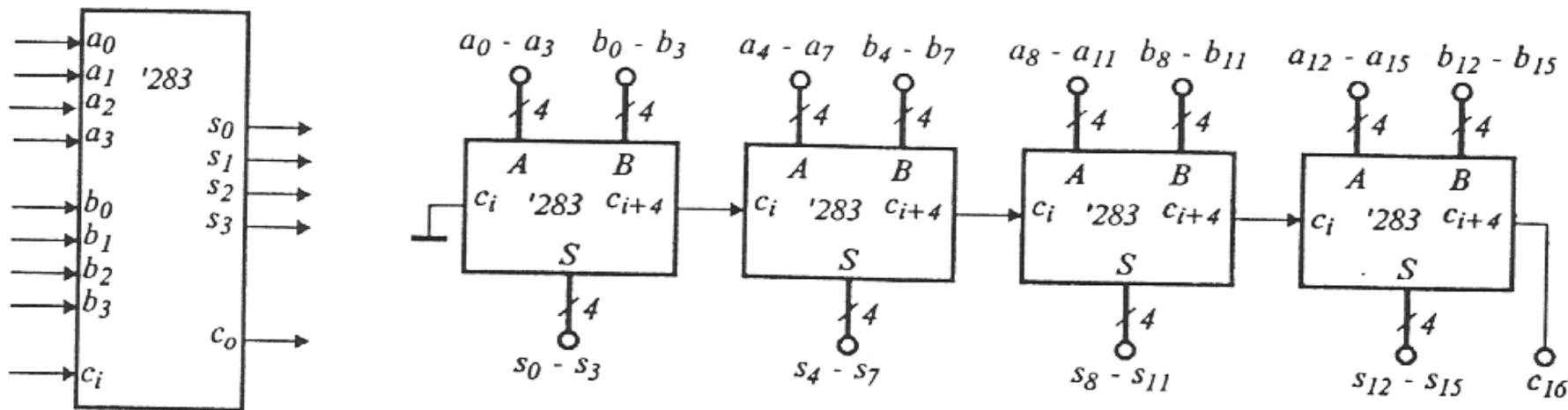


Последователно свързване на едно-разредни суматори за аритметично събиране на 2 n-разредни двоични числа

$a_i$	$b_i$	$c_i$	$s_i$	$c_o$
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

# ЦИФРОВА СХЕМОТЕХНИКА

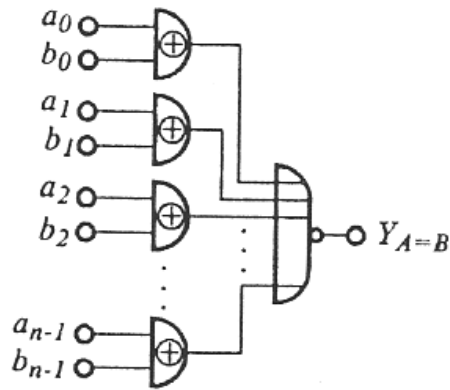
➤ В интегрално изпълнение се произвежда четири-разреден пълен суматор ИС 74283. Той извършва двоично сумиране на две четири-разредни числа  $A$  и  $B$ , заедно с входящият пренос  $c_i$ , генерирайки четири разряда за сумата  $S$  и изходящ пренос  $c_o$ .



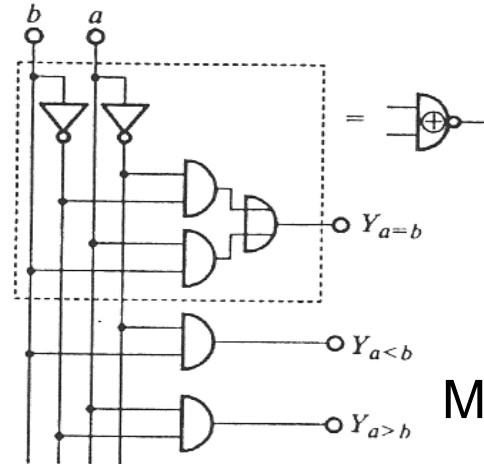
Последователно свързване на 4 броя 74283 за формиране на 16-разреден суматор.

➤ Цифровите компаратори осъществяват сравнение на две числа –  $A$  и  $B$ . В най-простия си вариант те дават само равенство ( $A=B$ ) на числата. Ако резултатът на сравнението се регистрира като едно от следните възможни състояния -  $A=B$ ,  $A < B$  или  $A > B$ , то тези компаратори се наричат магнитудни. Най-простият компаратор от този вид сравнява две едно-разредни двоични числа.

# ЦИФРОВА СХЕМОТЕХНИКА

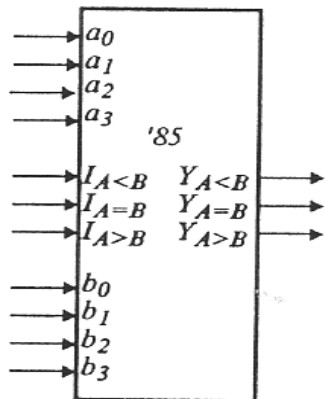


Компаратор за сравнение на 2 n-разрядни числа



a	b	$Y_{a>b}$	$Y_{a=b}$	$Y_{a<b}$
0	0	0	1	0
0	1	0	0	1
1	0	1	0	0
1	1	0	1	0

Магнитуден компаратор за сравнение на две едно-разрядни числа

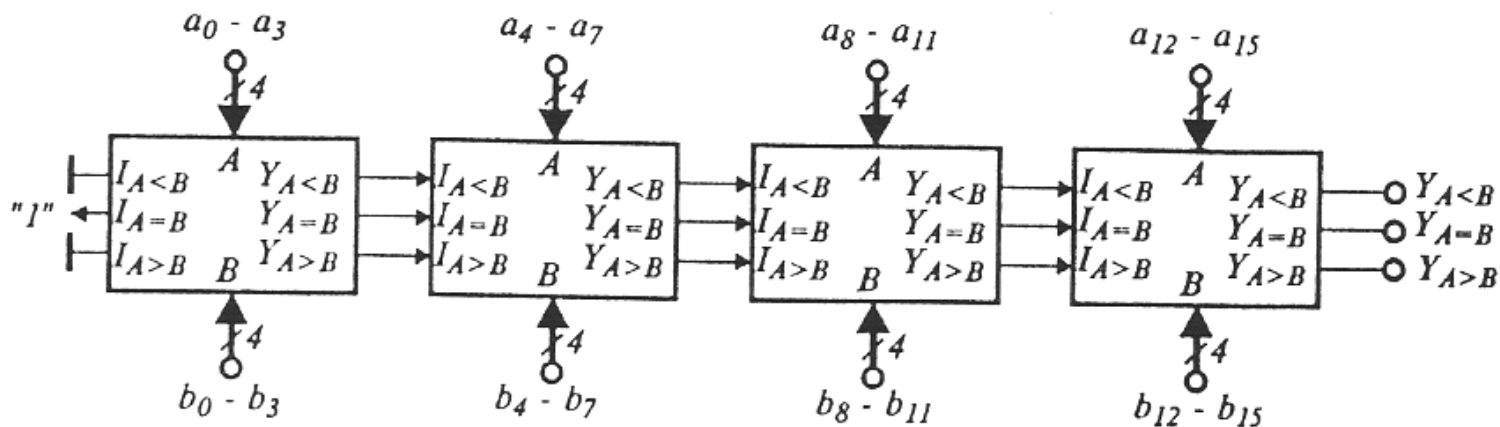


Входове за сравняване				Входове за разширяване			Изходи						
$a_3$	$b_3$	$a_2$	$b_2$	$a_1$	$b_1$	$a_0$	$b_0$	$I_{A>B}$	$I_{A<B}$	$I_{A=B}$	$Y_{A>B}$	$Y_{A<B}$	$Y_{A=B}$
$a_3 > b_3$	X	X	X	X	X	X	X	X	X	X	1	0	0
$a_3 < b_3$	X	X	X	X	X	X	X	X	X	X	0	1	0
$a_3 = b_3$	$a_2 > b_2$	X	X	X	X	X	X	X	X	X	1	0	0
$a_3 = b_3$	$a_2 < b_2$	X	X	X	X	X	X	X	X	X	0	1	0
$a_3 = b_3$	$a_2 = b_2$	$a_1 > b_1$	X	X	X	X	X	X	X	X	1	0	0
$a_3 = b_3$	$a_2 = b_2$	$a_1 < b_1$	X	X	X	X	X	X	X	X	0	1	0
$a_3 = b_3$	$a_2 = b_2$	$a_2 = b_2$	$a_0 > b_0$	X	X	X	X	X	X	X	1	0	0
$a_3 = b_3$	$a_2 = b_2$	$a_2 = b_2$	$a_0 < b_0$	X	X	X	X	X	X	X	0	1	0
$a_3 = b_3$	$a_2 = b_2$	$a_2 = b_2$	$a_0 = b_0$	1	0	0	0	1	0	0	1	0	0
$a_3 = b_3$	$a_2 = b_2$	$a_2 = b_2$	$a_0 = b_0$	0	1	0	0	0	1	0	0	1	0
$a_3 = b_3$	$a_2 = b_2$	$a_2 = b_2$	$a_0 = b_0$	0	0	1	0	0	0	1	0	0	1
$a_3 = b_3$	$a_2 = b_2$	$a_2 = b_2$	$a_0 = b_0$	X	X	1	0	0	0	1	0	0	1
$a_3 = b_3$	$a_2 = b_2$	$a_2 = b_2$	$a_0 = b_0$	1	1	0	0	0	0	0	0	0	0
$a_3 = b_3$	$a_2 = b_2$	$a_2 = b_2$	$a_0 = b_0$	0	0	0	0	1	1	0	1	1	0

В интегрално изпълнение се произвежда четири-разреден компаратор ИС 7485, предназначен за сравнение на 4- и 5-разредни числа. Входовете  $I_{A=B}$ ,  $I_{A<B}$ ,  $I_{A>B}$  дават възможност за нарастване на компараторите.

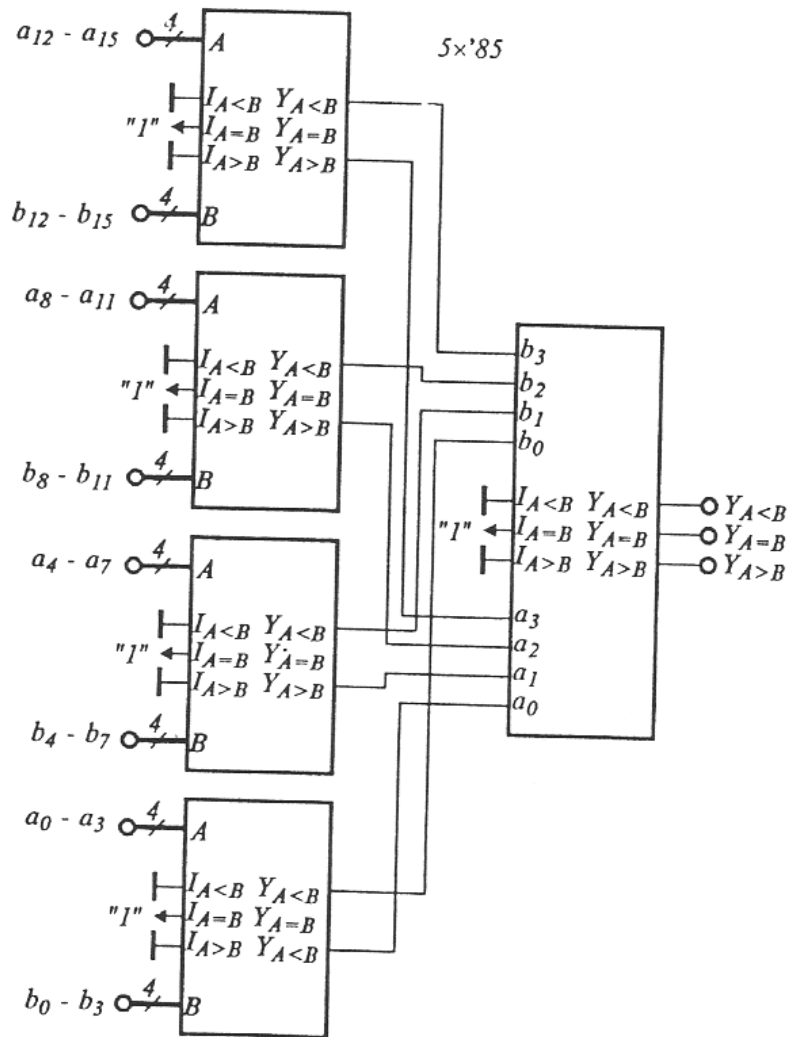
# ЦИФРОВА СХЕМОТЕХНИКА

За увеличаване на разредността на магнитудните компаратори се използва последователно или паралелно свързване на 7485. Последователното свързване е просто като схемна реализация, но по-бавно особено при регистриране на равенството на двете много-разредни числа. При паралелното свързване, сравнението е по-бързо, но е с по-голям разход на елементи.

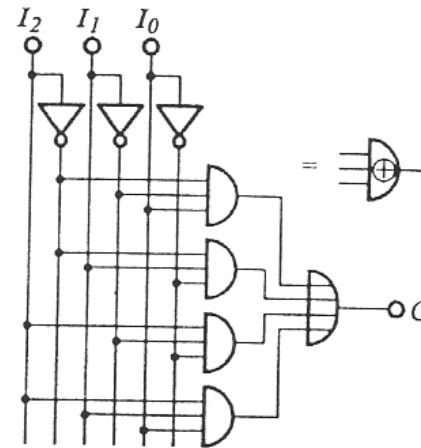


Увеличаване на разредността на цифров компаратор чрез последователно свързване на 7485.

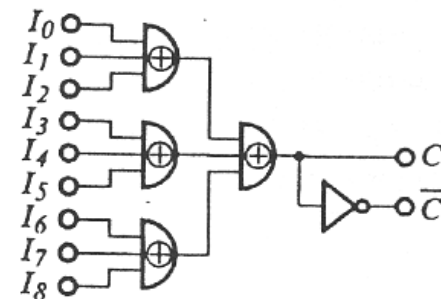
# ЦИФРОВА СХЕМОТЕХНИКА



➤ Схемите за формиране на контролен бит по четност или нечетност (parity generator) определят дали броят на единиците в двоичното число е четен или нечетен.



Формиране на контрол по четност на 3-разредно число.



Вътрешна структура на 9-разреден генератор за контролен бит – ИС 74280.

Увеличаване на разредността чрез паралелно свързване на ИС 7485.