

1. Блокова схема на IBM/AT с процесор 80386/80486 и шина MCA.

За PC с микроканална архитектура са разработени различни набори чипове. Един от най-мощните и най-известните е CHIPS 280 на фирмата Chips & Technologies, разработен за системите, съвместими с Model 80 на IBM. Той включва следните компоненти (фиг.2):

➤ **82C321: CPU и MicroChannel контролер**

Синхронизиращи сигнали за CPU (80386/80486), сигнали за DMA и MicroChannel, логика за опресняване на паметта и Match-Memory.

➤ **82C322: Page/Interleave- и EMS контролер**

Контролер за работа с разширена памет, припокриване и разделяне на паметта на страници, функции за поддържане на скрита памет.

➤ **82C223: Контролер за директен достъп до паметта (DMA)**

8 канала за DMA, логика за централно арбитражиране.

➤ **82C325: Буфер за данни/контролер**

Драйвер за сигналите за данни с POS-регистри, логика за проверка по четност за DRAM, програмируеми входно-изходни портове.

Както и при други PC на дънната платка се намират различни шини.

Към локалната (процесорната) шина са включени както обикновено процесорът, копроцесорът, паметта DRAM със съответния контролер, както и DMA контролерът.

фиг. 2 Блокова схема на дънна платка на IBM/AT с процесор 80386 и шина MCA

Към шината за периферията са включени контролер за клавиатура 8742, периферен контролер 82C226, флопидисков контролер NEC765, многофункционален контролер 82C607, както и EPROM¹ BIOS².

Периферният контролер 82C226 е със структура, подобна на тази на 82C206, но съдържа и необходимите допълнения за Micro-channel. Допълнителният периферен контролер 82C607 съдържа и UART³, наред с генератор на такт за един сериен интерфейс, както и допълнителна логика за флопидисковия контролер NEC765.

Към шината MCA е свързан графичният контролер VGA.

Връзките между различните шини се реализират с буфери и тригери, които не са изцяло показани на фигурата. Допълнително намаляване на броя на схемите върху платките MCA се получава, ако за периферните контролери (82C226, NEC765...) се

¹ EPROM - Една от вариациите на програмируемата ROM памет, популярна в миналото, при която паметта може да се изтрива чрез ултравиолетова светлина през специално кварцово прозорче

² BIOS – Basic Input Output System- базова входно-изходна система. BIOS-ът описва всички драйвери в една система, които работят заедно и оформят същинската връзка между хардуера и софтуера в тази система. Съхранява се в чип, наречен ROM BIOS.

³ UART - Universal Asynchronous Receiver/Transmitter (Универсален асинхронен приемник/предавател) – тази схема управлява процеса на превръщане на паралелните данни в сериен (последователен) формат и обратно.

използват интегрални схеми с висока интеграция, които включват множество компоненти в един корпус.

2. Блокова схема на IBM/AT с процесор 80386/80486 и шина EISA.

Първият набор чипове за системи EISA, който се разглежда и като стандартен за тези системи, е Intel 82350. Освен Intel се срещат малко други производители на чипсетове EISA (Opti, SiS), тъй като шината EISA не е толкова успешна, колкото се е очаквало.

Чипсетът на Intel включва следните елементи (фиг. 3):

82358 EBC (EISA Bus Controller - контролер на шината EISA): Основният чип в набора. Той реализира интерфейса между централния процесор и шината EISA и осъществява коректното съгласуване на сигналите на шината при работа с периферия ISA и EISA. Осъществява генериране на такт, генериране на сигналите на шината и на слотовете, управление на контролера за кеш-паметта, управление на буферирането на данни и адреси.

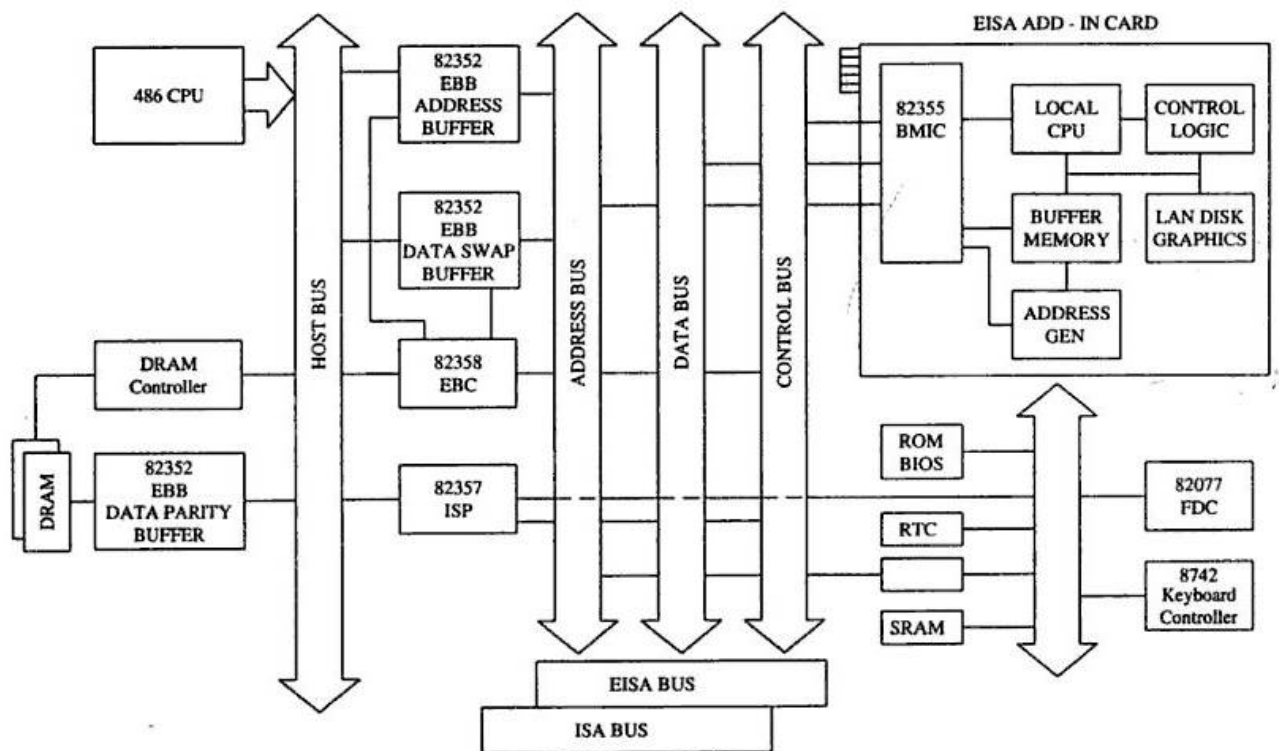
82357 ISP (Integrated System Peripheral - интегрирана системна периферия): Схемата за периферията предлага известните и при шината ISA функции на контролер на прекъсванията и на контролер за директен достъп до паметта, които обаче са разширени с особеностите за шината EISA, като подобрен обмен при директен достъп до паметта, управление на прекъсванията по ниво и арбитражиране на шината. Освен DMA-контролер и контролер за обслужване на прекъсванията тази схема включва и логика за опресняване на паметта, логика за арбитражиране, управление на NMI, таймер.

82352 EBB (EISA Bus Buffer - буфер на шината EISA): Обикновено се използват две схеми 82352 - по един драйвер за адресите и за данните.

Контролерът за динамичната и за кеш-паметта не принадлежи към набора чипове EISA и в конкретния случай е използвана схемата 82385.

Както и при MicroChannel, чрез EISA не се постига изместване на шината ISA - това се осъществява едва чрез шината PCI. Известно време се предлагат дънни платки, които наред със слотовете ISA разполагат и със слотове EISA и PCI, но при тях постигането на оптимална конфигурация обикновено е проблематично.

PC EISA се използват основно като мрежови сървъри.



фиг. 3 Блокова схема на дънна платка на IBM/AT с процесор 80386/80486 и шина EISA

Литература:

1. Дембовски, Клаус. PC Сервизен справочник. т.2 Дънни платки. BIOS Setup. С., Техника, 2000.
2. Мюлер, Скот. Компютърна енциклопедия. 14-то издание. С., СофтПрес, 2002.
3. http://www.old-games.ru/wiki/index.php?title=Intel_80386Games.RU_Wiki
4. <http://stason.org/TULARC/pc/motherboards>
5. Ken Polsson. Chronology of Personal Computers. <http://www.islandnet.com/~kpolsson/comphist/>